

Figure 18. land-out Diagram (Top View – Right Side)

14	13	12	11	10	9	8	7	6	5	4	3	2	1	
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VID_SELE CT	VSS_MB REGULATION	VCC_MB REGULATION	VSS_SENSE	VCC_SENSE	VSS	VSS	AN
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VID7	FC40	VID6	VSS	VID2	VID0	VSS	AM
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	VID3	VID1	VID5	VRDSEL	PROCHOT#	THERMDA	AL
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	FC8	VSS	VID4	ITP_CLK0	VSS	THERMDC	AK
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	A35#	A34#	VSS	ITP_CLK1	BPM0#	BPM1#	AJ
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	VSS	A33#	A32#	VSS	RSVD	VSS	AH
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	A29#	A31#	A30#	BPM5#	BPM3#	TRST#	AG
VCC	VSS	VCC	VCC	VSS	VCC	VCC	VSS	VSS	A27#	A28#	VSS	BPM4#	TDO	AF
VCC	VSS	VCC	VCC	VSS	VCC	SKTOCC#	VSS	RSVD	VSS	RSVD	FC18	VSS	TCK	AE
						VCC	VSS	A22#	ADSTB1#	VSS	FC36	BPM2#	TDI	AD
						VCC	VSS	VSS	A25#	RSVD	VSS	DBR#	TMS	AC
						VCC	VSS	A17#	A24#	A26#	FC37	IERR#	VSS	AB
						VCC	VSS	VSS	A23#	A21#	VSS	FC39	VTT_OUT_ RIGHT	AA
						VCC	VSS	A19#	VSS	A20#	FC17	VSS	FC0	Y
						VCC	VSS	A18#	A16#	VSS	TESTHI1	TESTHI12/ FC44	MSID0	W
						VCC	VSS	VSS	A14#	A15#	VSS	RSVD	MSID1	V
						VCC	VSS	A10#	A12#	A13#	FC30	FC29	FC28	U
						VCC	VSS	VSS	A9#	A11#	VSS	FC4	COMP1	T
						VCC	VSS	ADSTB0#	VSS	A8#	FERR#/ PBE#	VSS	COMP3	R
						VCC	VSS	A4#	RSVD	VSS	INIT#	SMI#	TESTHI11	P
						VCC	VSS	VSS	RSVD	RSVD	VSS	IGNNE#	PWRGOOD	N
						VCC	VSS	REQ2#	A5#	A7#	STPCLK#	THERMTRIP#	VSS	M
						VCC	VSS	VSS	A3#	A6#	VSS	TESTHI13	LINT1	L
						VCC	VSS	REQ3#	VSS	REQ0#	A20M#	VSS	LINT0	K
VCC	VCC	VCC	VCC	VCC	VCC	VCC	VSS	REQ4#	REQ1#	VSS	FC22	FC3	VTT_OUT_ LEFT	J
VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	VSS	TESTHI10	FC35	VSS	GTLREF1	GTLREF0	H
D29#	D27#	DSTBN1#	DBI1#	FC38	D16#	BPRI#	DEFER#	RSVD	PECI	TESTHI9/ FC43	TESTHI8/ FC42	COMP2	FC27	G
D28#	VSS	D24#	D23#	VSS	D18#	D17#	VSS	FC21	RS1#	VSS	BR0#	FC5		F
VSS	D26#	DSTBP1#	VSS	D21#	D19#	VSS	RSVD	RSVD	FC20	HITM#	TRDY#	VSS		E
RSVD	D25#	VSS	D15#	D22#	VSS	D12#	D20#	VSS	VSS	HIT#	VSS	ADS#	RSVD	D
D52#	VSS	D14#	D11#	VSS	FC38	DSTBN0#	VSS	D3#	D1#	VSS	LOCK#	BNR#	DRDY#	C
VSS	COMP8	D13#	VSS	D10#	DSTBP0#	VSS	D6#	D5#	VSS	D0#	RS0#	DBSY#	VSS	B
D50#	COMP0	VSS	D9#	D8#	VSS	DBI0#	D7#	VSS	D4#	D2#	RS2#	VSS		A
14	13	12	11	10	9	8	7	6	5	4	3	2	1	